

ВВЕДЕНИЕ В ЦИФРОВУЮ ТЕХНИКУ

8.1. Введение

Прежде чем приступить к дальнейшему изложению материала книги, напомним, что основное ее назначение — помочь инженеру в формулировании, разработке и практическом осуществлении алгоритмов цифровой обработки сигналов. Под *осуществлением алгоритма* обычно подразумевается либо программирование алгоритма для конкретной универсальной вычислительной машины, либо построение специализированного цифрового устройства. Не исключено также, что для реализации некоторых алгоритмов потребуется разработать новую универсальную вычислительную машину и соответствующие программы.

В принципе между составлением программы и проектированием аппаратуры много общего; в то же время любой разработчик знает о существенных различиях между ними. Их объединяет то, что универсальная ЦВМ представляет собой в конечном счете цифровое устройство; в то же время специализированное цифровое устройство можно рассматривать как вычислительную машину с запаянной программой (предназначенной для управления цифровым устройством). Таким образом, в любом случае речь идет о *вычислительных машинах*, реализующих заданные алгоритмы с помощью *программ*. Мы надеемся, что эта важная аналогия поможет читателю при ознакомлении с материалом нескольких последующих глав, в которых рассматриваются применения цифровых методов.

С другой стороны, проектирование аппаратуры требует изучения совершенно нового языка, большого количества новых представлений, а также массы «маленьких хитростей», совершенно не нужных программисту. К сожалению, нельзя указать более короткого пути для освоения цифровой техники. Поэтому в последующих разделах будет сделана попытка лишь дать читателю «прочувствовать» основные принципы построения специализированных устройств цифровой обработки сигналов. Необходимо помнить, что, хотя приводимые примеры основаны на современном уровне развития технологий производства компонентов, технология продолжает развиваться быстрыми темпами, и подчас самым неожиданным образом. Однако нас гораздо больше будут интересовать, ска-

жем, алгоритмы умножения, чем физика работы кремниевых приборов, подобно тому как вот уже многие годы мы пользуемся уравнениями Максвелла, не задумываясь о технологии производства электронных ламп.

8.2. Некоторые вопросы проектирования аппаратуры цифровой обработки сигналов

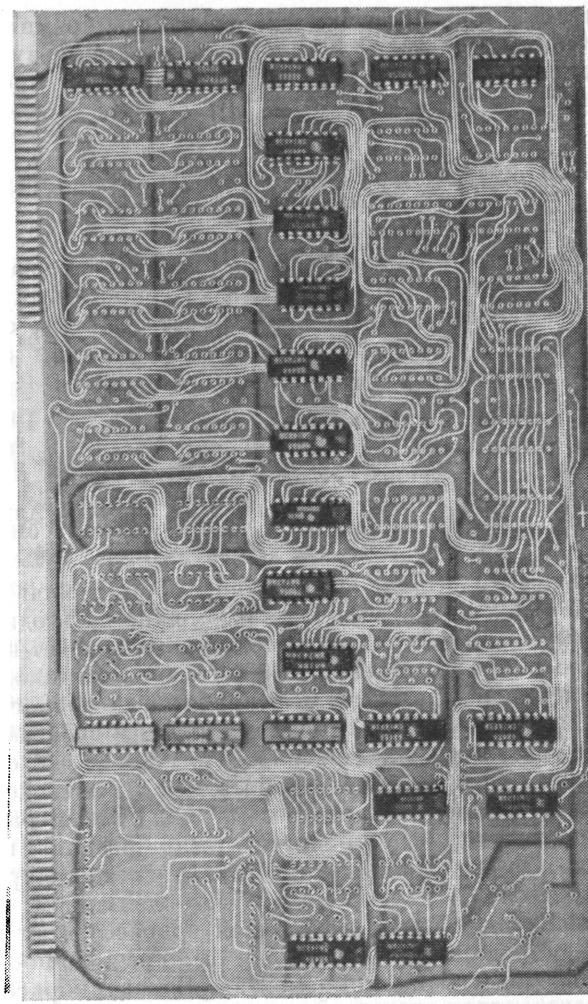
Так как авторам приходилось заниматься исследовательскими работами и разработкой аппаратуры, а не вопросами производства, то материал настоящего раздела будет изложен с позиций разработчика, для которого процесс проектирования состоит из четырех этапов:

- 1) выбора логической серии или серий;
- 2) выбора конструкции;
- 3) разработки структуры системы;
- 4) моделирования всей разрабатываемой системы или ее части для выбора необходимых параметров.

Выбор логической серии аналогичен выбору новой ЦВМ при ее покупке: в обоих случаях почти невозможно дать однозначный ответ, их может быть несколько, причем каждый будет иметь свои преимущества. Приведем конкретный пример. В Линкольновской лаборатории проводилась опытная разработка цифрового синтезатора частот; идея была нова, затраты времени и средств казались вполне допустимыми и был инженер — энтузиаст этого проекта. Он не был знаком с самыми быстродействующими логическими элементами, поэтому, хотя казалось весьма заманчивым разработать сверхбыстродействующее устройство, было решено применить хорошо известные интегральные схемы транзисторно-транзисторной логики (ИС ТТЛ) с умеренным быстродействием.

Приведем еще один пример. Большой процессор для цифровой обработки радиолокационных сигналов было решено построить на самых быстродействующих компонентах. Заказчик рассматривал этот проект как этап развития систем, работающих с еще большей скоростью, и как важный шаг в приобретении навыков конструирования быстродействующих схем. Решению поставленных задач способствовало относительно хорошее финансирование.

В телефонии для селекции сигналов приходится использовать весьма большое количество фильтров. Поэтому в данном и в других аналогичных случаях, когда речь идет о крупносерийном производстве, следует разрабатывать устройства только на интегральных схемах. Переход от макета, собранного на имеющихся в наличии компонентах, к макету в интегральном исполнении может происходить постепенно.



Фиг. 8.1. Печатная плата цифрового синтезатора частот.

Различные серии логических элементов имеют неодинаковые электрические параметры (питающие напряжения, уровни сигнала, входное и выходное сопротивления, температурные зависимости), поэтому обычно они несовместимы между собой. Часто эту трудность преодолевают с помощью соответствующих согласующих устройств. Иногда оказывается целесообразным совместное применение в одной разработке нескольких логических серий.

Например, один из блоков системы может иметь невысокое быстродействие, тогда как для остальных блоков требуется быстродействующая логика. В этом случае следует проанализировать возможность построения медленного блока на микросхемах с высоким уровнем интеграции и малой потребляемой мощностью. Опыт, однако, показывает, что инженеры, проектируя систему обработки сигналов, чаще всего ориентируются на какую-либо одну серию логических элементов.

После выбора серии логических элементов с определенным быстродействием и потребляемой мощностью можно перейти к рассмотрению конструктивных особенностей проектируемой системы. Речь пойдет о выборе размеров и конструкции плат, межэлементном монтаже, о расположении земляной и питающей шин, контрольных точек и т. д. Пример конструкции, использующей технологию печатного монтажа, показан на фиг. 8.1. После вытравливания с двух сторон платы остаются проводящие участки. Одним из недостатков этой конструкции является то, что трудно исправлять ошибки, поэтому чертеж платы приходится выполнять с особой тщательностью. Тем не менее при серийном производстве печатные платы оказываются экономически выгодными, так как их легко копировать фотоспособом.

Пример другой техники монтажа — накруткой — показан на фиг. 8.2. Здесь иллюстрируется конструкция небольшого, но довольно сложного устройства, построенного на интегральных схемах эмиттерно-связанной логики (ЭСЛ) с временем задержки 2 нс. Видны две платы для монтажа интегральных схем, одна из которых откинута, чтобы показать монтаж, источник питания справа, систему охлаждения и часть жгута, соединяющего обе платы. Часть платы со стороны монтажа в увеличенном виде показана на фиг. 8.3. Ясно, что изготовление такой платы требует либо непомерного ручного труда, либо очень сложной машины. На практике при монтаже и настройке таких плат обычно совмещают ручной труд с использованием автомата. Несмотря на сложность, монтаж накруткой более гибок, поэтому при изготовлении единичных образцов цифровых устройств затраты времени оказываются меньшими по сравнению со случаем применения печатного монтажа. К тому же монтажные ошибки легко можно исправить.

На фиг. 8.3 видно большое количество дискретных компонентов (резисторов и емкостей). Они нужны главным образом для того, чтобы устраниТЬ помехи и дополнительные задержки распространения. Когда транзисторные схемы переключаются за время менее 1 нс, монтаж накруткой становится непригодным и нужно переходить на технологию печатных полосковых линий.

После выбора логической серии и конструкции системы (если речь идет о макете) можно приступить к разработке структуры системы. Например, конструкция и потребляемая мощность бор-